

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-14986

(43) 公開日 平成7年(1995)1月17日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 27/04

21/314

21/822

27/108

A 7352-4M

8832-4M

H 0 1 L 27/04

C

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号

特願平5-149982

(22) 出願日

平成5年(1993)6月22日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 青山 知憲

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 今井 馨太郎

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

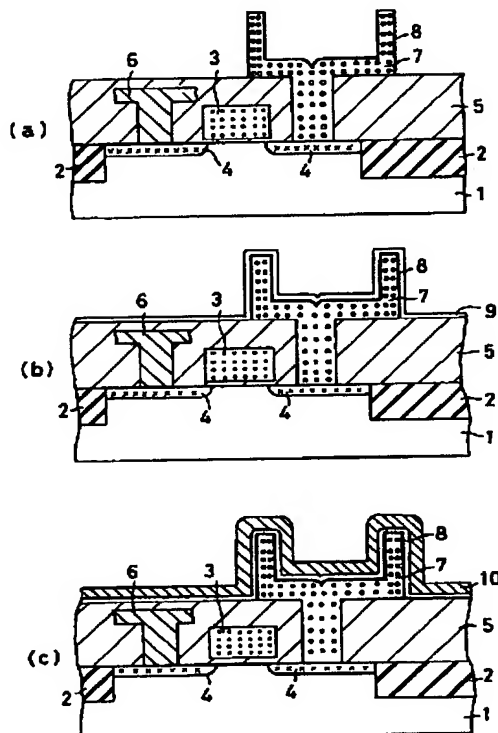
(74) 代理人 弁理士 則近 憲佑

(54) 【発明の名称】 半導体装置の製造方法及びその製造装置

(57) 【要約】

【目的】 本発明は、誘電率の高く、リーク電流の小さい高誘電率絶縁膜を有した半導体装置の製造方法及びその製造装置を提供することを目的とする。

【構成】 Ta_2O_5 膜9を形成した後に真空を破らずに、500～850℃で0.1～3.0Torrの酸素熱処理を行うかあるいは300～500℃で酸素プラズマ熱処理を行うかあるいは300～500℃で酸素プラズマ熱処理を行った後に、500～850℃で0.1～3.0Torrの酸素熱処理を行う。また、前記の熱処理を行う装置として Ta_2O_5 膜9を形成する反応室と酸素熱処理を行う熱処理室が真空系で接続されている装置、あるいは Ta_2O_5 膜9を形成する反応室と、酸素プラズマ熱処理を行うための放電部が内蔵または接続された熱処理室とが真空搬送系で接続されている装置を用いる。



1

【特許請求の範囲】

【請求項 1】 基板上に形成された第 1 の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を大気開放せずに連続で減圧酸素雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第 2 の導電層を形成する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 2】 前記減圧酸素雰囲気中には、酸素ラジカルを含むことを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】 基板上に形成された第 1 の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を大気開放せずに連続で減圧酸素雰囲気中で前記絶縁膜の熱処理を行う工程と、大気開放せずに連続で減圧下において酸素ラジカルを含む酸素雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第 2 の導電層を形成する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 4】 前記減圧酸素雰囲気中で熱処理を行う時の温度を 500～850℃に設定することを特徴とする請求項 1 及び 3 記載の半導体装置の製造方法。

【請求項 5】 基板表面に形成された第 1 の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を反応容器内に保持し、この反応容器内に酸素を含むガスを導入し、このガスを前記基板の電位が浮遊電位となるように励起することにより酸素ラジカルを生成せしめるとともに、前記基板を大気開放せずに連続で前記酸素ラジカルを含む雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第 2 の導電層を形成する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 6】 基板表面に形成された第 1 の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を反応容器内に保持し、この容器の外部で酸素を含むガスを励起することにより酸素ラジカルを生成せしめ、この酸素ラジカルを前記反応容器内に導入するとともに、前記基板を大気開放せずに連続で前記酸素ラジカルを含む雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第 2 の導電層を形成する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 7】 前記酸素ラジカルを含む雰囲気中で前記絶縁膜の熱処理を行う時の温度を 300～500℃に設定することを特徴とする請求項 2、3、5 及び 6 記載の半導体装置の製造方法。

【請求項 8】 前記絶縁膜の熱処理は、前記第 2 の導電層を形成した後に行うものであることを特徴とする請求項 1、3、5 及び 6 記載の半導体装置の製造方法。

【請求項 9】 基板が収容されその上に金属酸化物膜が成膜される第 1 の反応容器と、前記基板が収容される第 2 の反応容器と、この反応容器内の内壁又は内部に設けられた第 1 及び第 2 の電極の少なくとも一方に高周波電

2

力を印加する高周波電力印加手段と、基板が保持され、浮遊電位となるように前記第 2 の反応容器内に設置された基板保持部と、前記第 2 の反応容器内の前記基板を加熱する基板加熱手段と、前記第 2 の反応容器内に酸素を含むガスを導入するガス導入手段と、前記第 1 及び第 2 の反応容器内をそれぞれ減圧に排気する少なくとも一つの排気手段と、前記第 1 及び第 2 の反応容器に対して接続され、かつ真空中に排気され、これらの反応容器の間で前記基板を搬送する真空搬送手段とを備えたことを特徴とする半導体装置の製造装置。

【請求項 10】 基板が収容されその上に金属酸化物膜が成膜される第 1 の反応容器と、前記基板が収容される第 2 の反応容器と、この反応容器の外部に、この反応容器と接続して設けられる放電部と、この放電部を介して前記第 2 の反応容器に酸素を含むガスを供給するガス供給手段と、前記第 2 の反応容器内の前記基板を加熱する基板加熱手段と、前記第 1 及び第 2 の反応容器内をそれぞれ減圧に排気する少なくとも一つの排気手段と、前記第 1 及び第 2 の反応容器に対して接続され、かつ真空中に排気され、これらの反応容器の間で前記基板を搬送する真空搬送手段とを備えたことを特徴とする半導体装置の製造装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法及びその製造装置に係わり、特に金属酸化物からなる高誘電率絶縁膜の製造方法及びその製造装置に関する。

【0002】

【従来の技術】 従来より、半導体メモリの一つとして、トランジスタとキャパシタとを組み合わせた DRAM が知られている。近年、半導体集積回路の高集積化に伴い、回路の微細化は進む一方であり、例えばキャパシタのセル面積は世代毎に小さくなっている。セル面積が小さくなるとそれに応じてキャパシタの占める面積も小さくなり十分な容量を確保することが難しくなるが、キャパシタの容量は感度やソフトエラー等の点から一定以下にすることはできない。

【0003】 このため絶縁膜の薄膜化を進める一方、トレンチキャパシタやスタックドキャパシタのようにキャパシタを 3 次元的に形成してセル面積をできるだけ大きくしてキャパシタ容量を稼ぐことが行われている。さらにキャパシタ絶縁膜に誘電率の大きな材料（高誘電率絶縁膜）を用いることによりキャパシタ容量を大きくする方法も提案されている。

【0004】 このような高誘電率絶縁膜として代表的なものに Ta_2O_5 がある。 Ta_2O_5 膜を形成する方法としては、 $\text{Ta}(\text{OC}_2\text{H}_5)_5$ や TaCl_4 をソースとして用いる CVD 法や、 Ta ターゲットを用いて酸素とアルゴンの混合ガス中でスパッタして形成する化成スパッタ法等のスパッタ法がある。しかし、上記の方法で

3

形成された Ta_2O_5 膜は酸素欠損が生じるため、キャパシタのリーク電流が大きくなるという問題点がある。また、成膜直後では誘電率が低いという問題点がある。これらの問題点を解決する方法として、 Ta_2O_5 を形成した後に熱処理用の炉に移し、酸素雰囲気中 600 ~ 1000℃ で熱処理を行う方法が提案されている。

【0005】しかしこの場合、下地のシリコン表面が酸化され、この表面に誘電率の小さい SiO_2 膜が形成されてしまうためキャパシタ容量の低下を招く。また、このような方法では Ta_2O_5 膜を形成した後、一度大気にさらした後で酸素雰囲気中で熱処理をするため、欠損した酸素を十分補うことができず、このような酸素欠損によって膜のリーク電流を十分低く押さえることができないため、絶縁性が低下することになる。したがってキャパシタの電荷保持能力が劣化することになってしまい素子の信頼性の低下を招くことになる。

【0006】

【発明が解決しようとする課題】以上述べたように、シリコン等の下部電極上にキャパシタ絶縁膜として、高誘電率絶縁膜を形成する場合、この絶縁膜において酸素欠損が生じ、キャパシタのリーク電流が大きくなるという問題があった。この酸素欠損を解決するため酸素を補う場合に、下部電極の表面が酸化されキャパシタ容量の低下を招くという問題があった。

【0007】本発明は、前記実情に鑑みてなされたもので、リーク電流が小さく、信頼性の高い高誘電率絶縁膜を形成することができる半導体装置の製造方法及びその製造装置を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するために本発明第1においては、基板上に形成された第1の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を大気開放せずに連続で減圧酸素雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第2の導電層を形成する工程とを含む半導体装置の製造方法を提供する。

【0009】本発明第2においては、基板上に形成された第1の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を大気開放せずに連続で減圧酸素雰囲気中で前記絶縁膜の熱処理を行う工程と、大気開放せずに連続で減圧下において酸素ラジカルを含む酸素雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第2の導電層を形成する工程とを含む半導体装置の製造方法を提供する。

【0010】本発明第3においては、基板表面に形成された第1の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を反応容器内に保持し、この反応容器内に酸素を含むガスを導入し、このガスを前記基板の電位が浮遊電位となるように励起することにより酸素ラジカルを生成せしめるとともに、前記基板を大気開放

4

せずに連続で前記酸素ラジカルを含む雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第2の導電層を形成する工程とを含む半導体装置の製造方法を提供する。

【0011】本発明第4においては、基板表面に形成された第1の導電層上に金属酸化物からなる絶縁膜を形成する工程と、前記基板を反応容器内に保持し、この容器の外部で酸素を含むガスを励起することにより酸素ラジカルを生成せしめ、この酸素ラジカルを前記反応容器内に導入するとともに、前記基板を大気開放せずに連続で前記酸素ラジカルを含む雰囲気中で前記絶縁膜の熱処理を行う工程と、前記絶縁膜上に第2の導電層を形成する工程とを含む半導体装置の製造方法を提供する。

【0012】本発明第5においては、基板が収容されその上に金属酸化物膜が成膜される第1の反応容器と、前記基板が収容される第2の反応容器と、この反応容器内の内壁又は内部に設けられた第1及び第2の電極の少なくとも一方に高周波電力を印加する高周波電力印加手段と、基板が保持され、浮遊電位となるように前記第2の反応容器内に設置された基板保持部と、前記第2の反応容器内の前記基板を加熱する基板加熱手段と、前記第2の反応容器内に酸素を含むガスを導入するガス導入手段と、前記第1及び第2の反応容器内をそれぞれ減圧に排気する少なくとも一つの排気手段と、前記第1及び第2の反応容器に対して接続され、かつ真空中に排気され、これらの反応容器の間で前記基板を搬送する真空搬送手段とを備えた半導体装置の製造装置を提供する。

【0013】本発明第6においては、基板が収容されその上に金属酸化物膜が成膜される第1の反応容器と、前記基板が収容される第2の反応容器と、この反応容器の外部に、この反応容器と接続して設けられる放電部と、この放電部を介して前記第2の反応容器に酸素を含むガスを供給するガス供給手段と、前記第2の反応容器内の前記基板を加熱する基板加熱手段と、前記第1及び第2の反応容器内をそれぞれ減圧に排気する少なくとも一つの排気手段と、前記第1及び第2の反応容器に対して接続され、かつ真空中に排気され、これらの反応容器の間で前記基板を搬送する真空搬送手段とを備えた半導体装置の製造装置を提供する。

【0014】

【作用】金属酸化物からなる高誘電率絶縁膜を形成した後で一度大気にさらすと水分等が高誘電率絶縁膜表面に吸着したり高誘電率絶縁膜中に入り込むことになるが、これらはその後高温の熱処理を行っても十分抜けきれず逆に膜中の構造欠陥（特に後述する酸素欠損部）に取り込まれることになる。水分等が金属酸化膜中に入るとトラップの原因となる等膜質の劣化につながる。また、金属酸化膜は膜中に酸素欠損を生じ易くこれが電子のドナーとなることによりリーク電流を増す原因となる。このような酸素欠損は酸素雰囲気中で熱処理をしても十分補

うことが難しく、従ってリーク電流を十分小さくすることができない。

【0015】本発明によれば、金属酸化物からなる高誘電率絶縁膜を形成した後に、真空を破らず、減圧酸素雰囲気中で熱処理を行うと、界面における酸化膜（例えば SiO_2 膜）の形成を抑制して酸素欠損を十分補うことができるため、キャパシタ容量を大きくかつリーク電流を十分小さくすることができる。この酸素欠損消失の効果は、酸化力の強い酸素ラジカル雰囲気中で熱処理を行うことによって更にその効果を高めることが可能になる。このような酸素ラジカルの形成は、減圧酸素中での放電によって比較的容易になされる。酸素の放電はウエハの熱処理室で同時に行っても良いが、外部での放電により形成された酸素ラジカルを熱処理室へ導入するとさらに良い。即ち、酸素ラジカルは寿命が比較的長く、また高誘電率絶縁膜の表面から、徐々に内部に拡散して膜内に導入される。従って、上記した界面において酸化膜は生じにくく、酸素欠損を補うとともに誘電率の低下をさらに効果的に防止することができる。

【0016】

【実施例】以下、本発明の実施例について詳細に説明する。図1は、本発明の第1乃至第4の実施例を説明するための工程断面図である。まず第1の実施例では、シリコン基板1上に素子分離領域2を形成した後、トランジスタのゲート電極（ワード線）3、ソース・ドレイン領域となる n^- 領域4を形成し、さらにビット線6を形成する。その後、層間絶縁膜5を形成し、ソース・ドレイン領域上にコンタクト孔を開孔し、下部電極となる n^+ 型多結晶シリコン7を形成する。 n^+ 型多結晶シリコン7はシリンドラ型に形成し表面積を増している。その後表面の自然酸化膜を除去した後、アンモニア雰囲気中で800℃の熱処理を施し表面に0.5～1.0 nmのシリコン窒化膜8を形成する（図1（a））。

【0017】次に、本実施例において高誘電率絶縁膜を成膜した後、減圧酸素雰囲気中で熱処理を行う。図2はこの成膜、熱処理の用いた半導体装置の製造装置の概略図である。

【0018】この図に示すように、高誘電率絶縁膜を形成するための反応室11A内には、ウエハ1'を加熱するためのヒーター11aを備えた試料台11bが配置され、さらにこの反応室11Aには原料ガスを導入するためのガス導入ノズル15さらに排気系のターボ分子ポンプ13を介してドライポンプ14が接続されており、減圧酸素雰囲気中で熱処理を行うための熱処理室11B内にはウエハを加熱するためのヒーター11cを備えた加熱体が配置され、さらにこの反応室11Bには酸素を含むガスを導入するためのガス導入ノズル15、さらに排気系のターボ分子ポンプ13を介してドライポンプ14が接続されている。上記反応室11Aと熱処理室11Bとは搬送室11Cを備えた真空搬送系で接続されてい

る。この搬送室11Cは反応室11A及び熱処理室11Bに対してそれぞれアイソレーションバルブ16を介して接続されている。なお、ヒーター11cは赤外線ランプのようなランプヒーターでもウエハに直接接触するホットプレートタイプのヒーターでも良い。ランプヒーターを用いる場合は、上記ヒーター11cを備えた加熱体とウエハの間にサセプター12を設置し、このサセプター12の上にウエハ1'を載せる。また、本発明では反応室と熱処理室をそれぞれ別に設けたが、これは高誘電率絶縁膜を形成する温度と減圧酸素雰囲気中で熱処理する温度が異なるためである。

【0019】上記装置において、ウエハ1'はロード・アンロード室11Dに搬入され、このロード・アンロード室11Dは真空引きされる。この後、搬送室11cに設けられたアームにより、ウエハ1'は反応室11Aまたは熱処理室11Bに搬送され、成膜・処理され、再びロード・アンロード室11Dに戻された後、大気に出される。なお、ロード室とアンロード室を別々に設けることもできる。

20 【0020】上記した装置を用いて、ウエハ温度300～500℃で $\text{Ta}(\text{OC}_2\text{H}_5)_5$ 及び O_2 を導入し、0.1～0.7 Torr で Ta_2O_5 膜9を16nm形成する。その後、大気にさらすことなく0.1～3.0 Torr の酸素中400～800℃で熱処理を行う（図1（b））。

【0021】その後、 TaCl_4 及び NH_3 を用いた CVD により、上部電極として、例えば TiN 薄膜10を形成する（図1（c））。その後、通常の写真食刻法によりレジストパターンをマスクとして、電極の加工を行う。

30 【0022】上記第1の実施例は、 Ta_2O_5 膜を形成した後に、大気解放せずに連続で減圧酸素雰囲気中で熱処理を行っている。減圧酸素雰囲気中で熱処理をすることにより、下地シリコン表面に誘電率の小さい SiO_2 膜は形成されず、非結晶状態にある Ta_2O_5 膜を結晶化させ、高誘電率絶縁膜を形成することができる。また、大気解放していないため、 Ta_2O_5 膜形成時に欠損した酸素を補うことができ、酸素欠損による前記膜のリーク電流を十分低く押さえることができる。

40 【0023】次に第2の実施例について説明する。この実施例においても、図1を用いて説明を行うとする。第2の実施例が第1の実施例と異なる点は、 Ta_2O_5 膜を形成した後、大気にさらすことなく0.1～3.0 Torr の酸素中300～500℃で、1～10分間、50～300 W の RF 放電による酸素プラズマ雰囲気中で熱処理する点である。その後のキャパシタ電極である TiN 薄膜の形成及びその加工は第1の実施例と同様に行う。

【0024】図3は、本実施例を行うための半導体装置の製造装置の概略図である。本製造装置が前記製造装置と異なる点は熱処理室に放電用電極17を備えている点である。電極17には RF 発生器18より RF 電力が印

加される。放電用電極は平行平板型でも良い(図3(a)の17a、17a')が、チャンパー壁全体を電極としたアンテナ電極型とするとなお良く(図3(b)17b、17b')、絶縁膜の下地材料の酸化をさらに抑え効率よく、その酸化欠損を補うことができる。

【0025】その主な理由は、アンテナ電極型であれば、基板に対し直接RF電力が印加されず、その電位が浮遊電位となるので、発生した酸素プラズマ中のイオンが高誘電率絶縁膜に対して引き込まれにくくなり、主として酸素ラジカルの形で酸素がこの絶縁膜中に導入されるからだと思われる。即ち、酸素プラズマ中のイオンは、高誘電率絶縁膜に対して、大きなエネルギーをもって注入されるので、この絶縁膜の膜厚が薄い場合は、その下地のシリコン等の表面に酸素イオンが多量に到達するようになり、この表面での酸化が進みやすい。これに対して、酸素ラジカルは絶縁膜も表面から徐々に内部に拡散して膜内に導入されるので、主として酸素ラジカルにより絶縁膜の酸素欠損を補うようにすれば、上記した下地の酸化をより効果的に抑えつつ欠損酸素の補充を行うことができる。

【0026】また上記実施例において、上部電極TiN薄膜10の形成後に、 1.0×10^{-5} Torr以下の真空または、常圧以下の窒素またはアルゴン中500~800℃で熱処理を行うことにより、TiN薄膜10により過剰の酸素の混入を防止することができ、より良質な高誘電率絶縁膜を形成することができる。

【0027】次に第3の実施例について説明する。この実施例においても、図1を用いて説明を行うとする。第3の実施例が第1の実施例と異なる点は、Ta₂O₅膜を形成した後、大気にさらすことなく、1~10分間、50~700Wのマイクロ波放電による酸素プラズマを、0.1~3.0Torrの酸素中500~850℃に加熱したウエハ上に導入する点である。その後のTiN薄膜の形成及びキャパシタ・電極の加工は第1の実施例と同様に行う。

【0028】図4は、本実施例を行うための半導体装置の製造装置の概略図である。本製造装置が図2及び図3に示した製造装置と異なる点は、熱処理室に酸素プラズマを独立に供給するための放電部が熱処理室11B-3に接続されている点である。図4(a)はダウフロー型の装置である。マイクロ波はマイクロ波発生器21より、導波管20を通り放電部19へ導入され、酸素プラズマを発生する。この酸素プラズマを輸送管22を通して熱処理室11B-3に導入するものである。図4

(b)はECR(Electron Cyclotron Resonance)型の装置である。マイクロ波発生器21で3発生したマイクロ波は導波管20により放電部19へ導入され、励磁コイル23により、酸素プラズマが発生する。

【0029】なお、図4及び前述した図3で、熱処理室に酸素プラズマを発生させる電極等を備えている装置について説明したが、放電用電極は、反応室に備えられて

いても良く、また、反応室に酸素プラズマを供給するための放電部が接続されていても良い。

【0030】上記第2及び第3の実施例は、Ta₂O₅膜を形成した後に、大気解放せずに連続で酸素ラジカルを含む酸素雰囲気中で熱処理を行っている。酸素ラジカルは酸化力が強いので、酸素ラジカルを含む酸素雰囲気中で熱処理をすることにより、Ta₂O₅膜形成時に欠損した酸素を前記第1の実施例に比べても大幅に補うことができ、酸素欠損による前記膜のリーク電流をかなり低く抑えることができる。また上記したように、酸素ラジカルが支配的となる条件下では、絶縁膜の下地材料の酸化もほとんどない。

【0031】次に第4の実施例について説明する。この実施例においても、図1を用いて説明を行うとする。また本実施例では、図3に示す装置を用いた。第4の実施例が第1の実施例と異なる点は、Ta₂O₅膜9を形成した後、大気にさらすことなく300~500℃で、1~10分間、50~300WのRF波放電による酸素プラズマ中にさらした後、大気にさらすことなく0.1~3.0Torrの酸素中500~800℃で熱処理を行う点である。その後のTiN薄膜の形成及びキャパシタ・電極の加工は第1の実施例と同様に行う。

【0032】上記第4の実施例は、Ta₂O₅膜を形成した後に、大気解放せずに連続で酸素ラジカルを含む酸素雰囲気中で熱処理を行い、さらに、大気解放せずに連続で減圧酸素雰囲気中で熱処理を行っている。本実施例は、前記温度範囲内で、熱処理を2回に分けて行うことにより、前記第1乃至第3の実施例と同等またはそれ以上に、前記膜の誘電率の低下を防止するとともにこのリーク電流を低く抑えることができる。

【0033】なお、図3(b)及び図4(a)、(b)の装置を用いて、高誘電率絶縁膜を形成した場合のリーク電流と、従来の方法で形成した場合のリーク電流とを比較すると図6のようになり、本発明の方がリーク電流が大幅に小さくなる。また、本発明で形成したTa₂O₅の比誘電率は35~36となり従来の方法で形成したTa₂O₅の比誘電率20~21に比べ高い誘電率が得られることがわかった。

【0034】以上、ストレージノード電極をシリンダ構造とした場合のDRAMセルキャパシタに対してTa₂O₅膜9をCVD法で形成する方法について述べたが、シリンダ型のストレージノード電極を用いた場合以外にも適用可能であり、その場合CVD法だけでなくスパッタ法によるTa₂O₅成膜の場合にも本発明を実施することができる。

【0035】図5は、スパッタ法で高誘電率絶縁膜を形成する場合の半導体装置の製造装置の概略図である。本製造装置が図2乃至図4に示した製造装置と異なる点は、反応室にスパッタ用ターゲット24を備えている点である。この装置等において、ターゲット24としてT

9

a ターゲットを用いて酸素とアルゴンの混合ガス中でスパッタすることにより、 Ta_2O_5 膜を形成する化成スパッタ法やタンタル酸化物をターゲットとして用いて Ta_2O_5 膜を形成するスパッタ法を実施できる。

【0036】 以上の方法で高誘電率絶縁膜を形成した場合のリーク電流と従来の方法で形成した場合のリーク電流を比較すると図6のようになり、本発明の方がリーク電流が大幅に小さくなる。また、本発明で形成した Ta_2O_5 の比誘電率は 35～36 となり従来の方法で形成した Ta_2O_5 の比誘電率 24～25 に比べ高い誘電率が得られることがわかった。

【0037】 また、金属酸化物からなる高誘電率絶縁膜は Ta_2O_5 膜だけに限らず、 $SrTiO_3$ 、 $BaTiO_3$ 、 $Pb(Zr_xTi_{1-x})O_3$ などの金属酸化物からなる高誘電率絶縁膜についても本発明を実施できる。また、キャパシタ上下の電極材料も n^+ 型多結晶シリコン、 TiN に限らず他の導電体例えば W 、 Mo 、 Pt 、 Ni 等を用いることができる。その他、本発明の要旨を逸脱しない範囲で種々変形して実施することができる。

【0038】

【発明の効果】 以上説明してきたように、本発明の方法によれば、金属酸化物からなる高誘電率絶縁膜を形成した後に真空を破らずに熱処理を行うことにより、誘電率の高く、リーク電流の小さい高誘電率絶縁膜を形成することができる。

【図面の簡単な説明】

【図1】 本発明の第1乃至第4の実施例を説明するための工程断面図。

【図2】 本発明の第1の実施例を説明するための装置概略図。

【図3】 本発明の第2及び第4の実施例を説明するための装置概略図。

10

【図4】 本発明の第3の実施例を説明するための装置概略図。

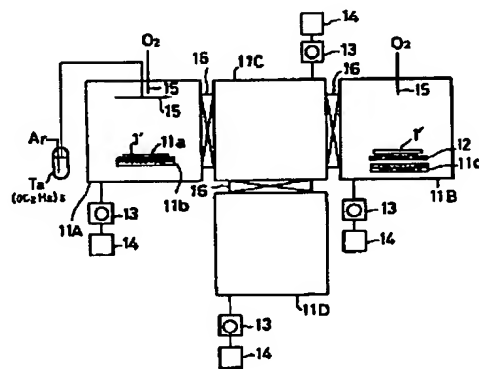
【図5】 本発明の第1乃至第4の実施例において、スパッタ法で Ta_2O_5 を形成する場合の実施例を説明するための装置概略図

【図6】 本発明と従来例を比較するためのリーク電流特性図。

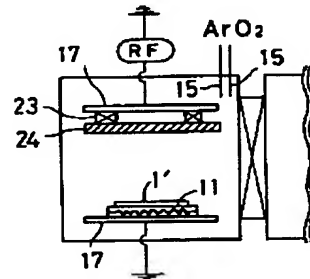
【符号の説明】

- 1・・・シリコン基板
- 2・・・素子分離酸化膜
- 3・・・ゲート電極
- 4・・・拡散層
- 5・・・層間絶縁膜
- 6・・・ビット線
- 7・・・ n^+ 多結晶シリコン
- 8・・・シリコン窒化物
- 9・・・ Ta_2O_5 膜
- 10・・・ TiN 膜
- 11a、c・・・ヒーター
- 12・・・サセプター
- 13・・・ターボ分子ポンプ
- 14・・・ドライポンプ
- 15・・・ガス導入ノズル
- 16・・・アイソレーションバルブ
- 17・・・放電用電極
- 18・・・RF発生器
- 19・・・放電部
- 20・・・導波管
- 21・・・マイクロ波発生器
- 22・・・輸送管
- 23・・・励磁コイル
- 24・・・スパッタ用ターゲット

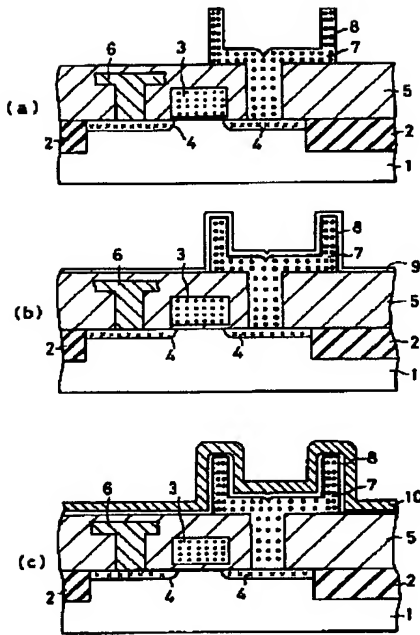
【図2】



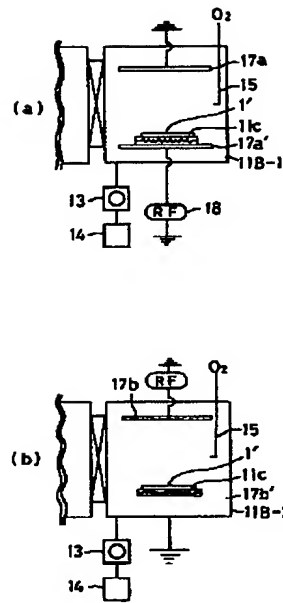
【図5】



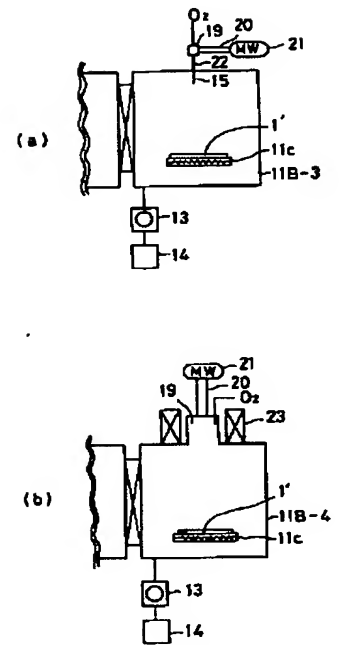
【図1】



【図3】



【図4】



【図6】

